

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

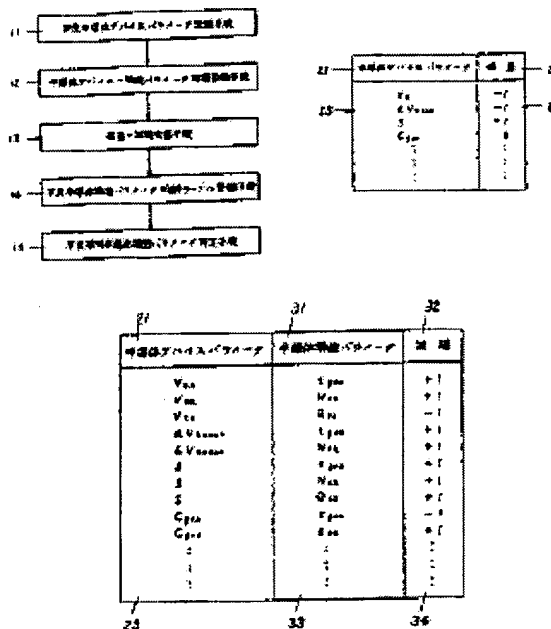
SEMICONDUCTOR FAILURE ANALYSIS DEVICE

Patent number: JP3171754
Publication date: 1991-07-25
Inventor: SAWADA AKIHIRO
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
 - international: H01L21/66; G06F11/22; G11C29/00
 - european:
Application number: JP19890311147 19891130
Priority number(s):

Abstract of JP3171754

PURPOSE: To specify a semiconductor structure parameter which may be a cause of failure in a short time when the measured semiconductor device parameter value is out of the standard value by using a measured semiconductor device parameter table and a semiconductor device - structure parameter correlation table and by using a simple calculation and comparison means.

CONSTITUTION: A semiconductor failure analysis device consists of a measurement semiconductor device parameter registration means 11, a semiconductor device - structure parameter correlation registration means 12, a deviation - correlation multiplication means 13, a failed semiconductor structure parameter judgment table registration means 14, and a failure-cause semiconductor structure parameter determining means 15. Then, a deviation value 24 within a measurement semiconductor device parameter table is multiplied by a correlation value 34 within a semiconductor device - structure parameter correlation table. Then, it becomes possible to determine a semiconductor structure parameter which may be the cause of failure of the semiconductor device at high speed without enabling the multiplication result to include 0 and by outputting the semiconductor structure parameter of the same symbol.



Data supplied from the esp@cenet database - Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-171754

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)7月25日

H 01 L 21/66
G 06 F 11/22
G 11 C 29/00
H 01 L 21/66

	Z	7013-5F
3 1 0	F	7343-5B
3 0 3	C	7737-5B
	J	7013-5F

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 半導体不良解析装置

⑯ 特 願 平1-311147

⑰ 出 願 平1(1989)11月30日

⑱ 発 明 者 澤 田 昭 弘 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑲ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
⑳ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1. 発明の名称

半導体不良解析装置

2. 特許請求の範囲

半導体デバイスパラメータ及び半導体デバイスパラメータ値の基準値からのずれ(偏差)を項目として、測定半導体デバイスパラメータテーブルに登録する手段と、前記半導体デバイスパラメータ及び前記半導体デバイスパラメータ値の変化の要因となる半導体構造パラメータ及び前記半導体デバイスパラメータと前記半導体構造パラメータの相関を項目として、半導体デバイス構造パラメータ相関テーブルに登録する手段と、前記測定半導体デバイスパラメータテーブルと半導体デバイス構造パラメータ相関テーブルの同一の半導体デバイスパラメータ名に関して、前記半導体デバイスパラメータと同一レコードの偏差値と相関値を演算する偏差相関演算手段と、前記半導体構造パラメータ及び前記演算結果を項目として、不良半導体構造パラメータ判断テーブル

に登録する手段と、前記不良半導体構造パラメータ判断テーブル内の同一半導体構造パラメータ名における前記演算結果値を用いて不良原因半導体構造パラメータを特定する手段とを備えた半導体不良解析装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は半導体製造支援システム等に用いる、測定された半導体デバイスパラメータ値より、半導体装置の構造上の不良を発見する半導体不良解析装置に関するものである。

従来の技術

従来の半導体不良解析装置では、検査・測定工程等で測定された半導体デバイスパラメータ値が設計時点で予め規定した範囲外の場合、つまり不良が発生した場合、その不良原因となる半導体の構造上の不良の特定、つまり不良半導体デバイスパラメータの特定には、すべての測定された半導体デバイスパラメータ値をもとに、理論式、またはシミュレーション等を用いて行っていた。また

その他の方法としては、高度な専門知識を有した技術者がその専門知識と経験のもとに、測定された半導体デバイスパラメータから、不良となる半導体構造パラメータを特定していた。

発明が解決しようとする課題

しかしながら前記のような半導体不良解析装置では、理論式やシミュレーション等を用いて、不良となる半導体構造パラメータを特定するためには、超大型計算機を必要とし、全体的に高価で複雑なシステム構成となる。また、超大型計算機を用いても、実際に計算を行い、不良半導体構造パラメータを特定するためには、膨大な測定データが必要になり、これらのデータをすべて収集し、実際に計算を行なうには、長時間が必要となるという問題点を有していた。また、高度な専門知識を有する技術者が、不良半導体構造パラメータを特定する場合にも、現在のような24時間操業の半導体製造ラインでは常にそのような技術者を配置して置かなければならず、余分なコストがかかるという問題点を有していた。また、装置が故障

した場合、技術者の知識及び経験により判断したため、短時間にどの装置が故障したかを半導体デバイスパラメータ値から特定できなかった。

本発明はかかる点に鑑み、測定された半導体デバイスパラメータ値が基準値からはずれた場合、その原因となる半導体構造パラメータを短時間で特定する半導体不良解析装置を安価に提供することを目的とする。

課題を解決するための手段

本発明は、半導体デバイスパラメータ及び半導体デバイスパラメータ値の基準値からのずれ(偏差)を項目として、測定半導体デバイスパラメータテーブルに登録する手段と、前記半導体デバイスパラメータ及び前記半導体デバイスパラメータ値の変化の要因となる半導体構造パラメータ及び前記半導体デバイスパラメータと前記半導体構造パラメータの相関を項目として、半導体デバイス構造パラメータ相関テーブルに登録する手段と、前記測定半導体デバイスパラメータテーブルと半導体デバイス構造パラメータ相関テ

ブルの同一の半導体デバイスパラメータ名に関して、前記半導体デバイスパラメータと同一レコードの偏差値と相関値を演算する偏差-相関演算手段と、前記半導体構造パラメータ及び前記演算結果を項目として、不良半導体構造パラメータ判断テーブルに登録する手段と、前記不良半導体構造パラメータ判断テーブル内の同一半導体構造パラメータ名における前記演算結果値を用いて不良原因半導体構造パラメータを特定する手段とを備えた半導体不良解析装置である。

作用

本発明は前記した構成により、不良半導体構造パラメータ判断テーブル内の演算結果値により、半導体デバイスパラメータ値が基準値よりずれて測定された原因、つまり半導体装置の不良の原因となる半導体構造パラメータを高速に特定することができる。

実施例

次に、本発明における半導体不良解析装置の一実施例を添付図面を参照して説明する。

第1図は本発明における半導体不良解析装置の構成を示すブロック図である。11は測定半導体デバイスパラメータ登録手段、12は半導体デバイス構造パラメータ相関登録手段、13は偏差-相関乗算手段、14は不良半導体構造パラメータ判断テーブル登録手段、15は不良原因半導体構造パラメータ特定手段である。

以上のように構成されたこの実施例の半導体不良解析装置において、それぞれの手段について説明する。まず測定半導体デバイスパラメータ登録手段11では、半導体デバイスパラメータ21及び半導体デバイスパラメータ値の基準値からのずれ(偏差)22を項目として持つ測定半導体デバイスパラメータテーブルに測定及び検査工程で測定された半導体デバイスパラメータ名23(例えば、しきい値電圧 V_i 、基板バイアス効果 $dV_{i\cdots}$ 、ゲート容量 C_{\cdots} 等)を登録し、半導体デバイスパラメータ値が設計時点で規定された基準上限値より大きくなっているものに関しては+1を、基準下限値より小さくなっているものに関して-1を、

また基準範囲内の物に関しては0を偏差値24として登録するものである。このようにして作成された半導体測定デバイスパラメータテーブルを第2図に示す。

半導体デバイス構造パラメータ相関登録手段12では、半導体デバイスパラメータ21及び前記半導体デバイスパラメータ値の変化の要因となる半導体構造パラメータ31及び半導体デバイスパラメータ21と半導体構造パラメータ31の相関32を項目として持つ半導体デバイス構造パラメータ相関テーブルに半導体デバイスパラメータ名23と半導体デバイスパラメータ21の変化に起因する半導体構造パラメータ名33(例えば、ゲート酸化膜厚 t_{ox} 、不純物濃度 N_{ox} 、ゲート長 L_g 等)を登録し、かつそれらの相関値34を1レコードに登録するものである。ただし、前記相関値34は、半導体構造パラメータ値が増加(減少)すると半導体デバイスパラメータ値が増加(減少)するものに関しては+1を、半導体構造パラメータ値が増加(減少)すると半導体デバイスパラメータ値が減

少(増加)するものに関しては-1を登録する。以上のようにして作成された半導体デバイス構造パラメータ相関テーブルを第3図として示す。

偏差-相関乗算手段13では、測定半導体測定デバイスパラメータテーブルと半導体デバイス構造パラメータ相関テーブルの同一の半導体デバイスパラメータ名に関して、前記半導体デバイスパラメータと同一レコードの偏差値24と相関値34を乗算する。

不良半導体構造パラメータ判断テーブル登録手段14では、半導体構造パラメータ31及び前記乗算結果41を項目として持つ不良半導体構造パラメータ判断テーブルに半導体構造パラメータ名33と前記偏差-相関乗算手段により計算された乗算結果値42を登録するものである。このようにして作成された不良半導体構造パラメータ判断テーブルを第4図に示す。

不良原因半導体構造パラメータ特定手段15は第5図に示すようなフローチャート図により行なう。同一半導体構造パラメータ名のすべての乗算結果

値を抽出し、乗算結果値に0が含まれているかまた、乗算結果値すべてが同符号かを判断し、乗算結果が0を含まずかつすべて同符号の場合のみ前記半導体構造パラメータを出力する。

以上のように本実施例によれば、測定半導体デバイスパラメータテーブル内の偏差値と半導体デバイス構造パラメータ相関テーブル内の相関値を乗算し、その乗算結果が0を含まずかつ同符号の半導体構造パラメータを出力することにより、高速に半導体装置の不良原因となる半導体構造パラメータを特定することができる。

なお、本実施例では偏差及び相関値として0.1等の整数値を用いて説明したが、これは本発明を容易に理解させるために用いたにすぎず、実際は実数値及び関数を用いれば本発明の不良解析精度をさらに高めることが可能である。また、本実施例では偏差と相関値とを乗算させた結果を用いたが、除算その他の演算による結果により不良原因となる半導体構造パラメータを特定してもよい。

発明の効果

以上説明したように、本発明によれば、測定半導体デバイスパラメータテーブルと、半導体デバイス構造パラメータ相関テーブルを用いて、簡単な演算と比較手段により、測定された半導体デバイスパラメータ値が基準範囲外の時、原因となる半導体構造パラメータを短時間で特定する半導体不良解析装置を安価に提供することができ、その実用的効果は大きい。

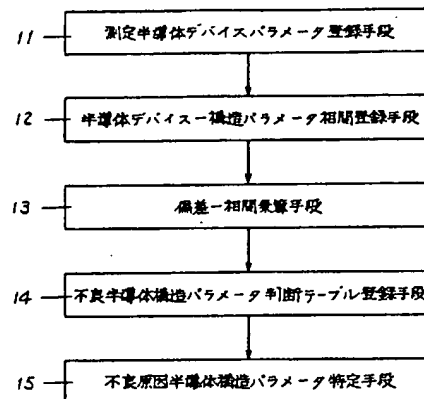
4. 図面の簡単な説明

第1図は本発明の実施例における半導体不良解析装置のブロック図、第2図は同実施例における測定半導体デバイスパラメータテーブルの構成図、第3図は同実施例における半導体デバイス構造パラメータ相関テーブルの構成図、第4図は同実施例における不良半導体構造パラメータ判断テーブルの構成図、第5図は同実施例における不良原因半導体構造パラメータ特定手段の動作を示すフローチャート図である。

11...異常半導体デバイスパラメータ登録手段

12...半導体デバイス-構造パラメータ相関登録手段
 13...偏差-相関乗算手段 14...不良半導体
 構造パラメータ判断テーブル登録手段 15...不良
 原因半導体構造パラメータ特定手段 21...半導体
 デバイスパラメータ、22...半導体デバイスパラメ
 ータ値の基準値からのずれ(偏差)、31...半導体
 構造パラメータ、32...半導体デバイス-構造パラ
 メータの相関 41...乗算結果 42...乗算結果値
 代理人の氏名 弁理士 栗野重孝 ほか1名

第 1 図



第 2 図

21 半導体デバイスパラメータ	22 偏差
V_{th}	-1
dV_{thsub}	-1
S	-1
C_{gss}	0
...	...
...	...
...	...

21 半導体デバイスパラメータ	31 半導体構造パラメータ	32 相関
V_{th}	t_{gox}	+
V_{th}	N_{ch}	+
V_{th}	Q_{ss}	-
dV_{thsub}	t_{gox}	+
dV_{thsub}	N_{ch}	+
S	t_{gox}	+
S	N_{ch}	+
S	Q_{ss}	-
C_{gss}	t_{gox}	+
C_{gss}	ϵ_{ox}	+
...
...
...

31 半導体構造パラメータ	41 乗算結果	42 乗算結果値
t_{gox}	-	-
N_{ch}	-	-
Q_{ss}	+	+
t_{gox}	-	-
N_{ch}	-	-
t_{gox}	-	-
N_{ch}	-	-
Q_{ss}	-	-
t_{gox}	0	0
ϵ_{ox}	0	0
...
...
...

第 5 図

